

SEMICONDUCTOR DEVICE, MANUFACTURE THEREOF AND SEMICONDUCTOR DEVICE MOUNTING METHOD

Publication number: JP10084011

Publication date: 1998-03-31

Inventor: MATSUGAMI SHOJI; TSUBOI TOSHIHIRO; OZAKI HIROSHI; OGUMA HIROSHI; SHIRAI MASAYUKI; MATSUNAGA TOSHIHIRO; TSUTSUMI YASUKI

Applicant: HITACHI LTD; HITACHI VLSI ENG

Classification:

- international: H05K1/02; H05K1/18; H05K3/30; H05K3/34; H05K1/02; H05K1/18; H05K3/30; H05K3/34; (IPC1-7): H01L21/60

- european:

Application number: JP19960236014 19960906

Priority number(s): JP19960236014 19960906

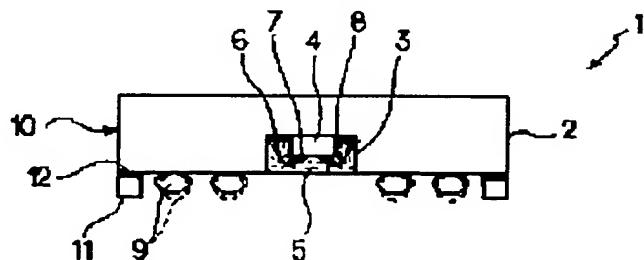
[Report a data error here](#)

Abstract of JP10084011

PROBLEM TO BE SOLVED: To provide a technique with which the reliability of connection can be improved by suppressing the deformation of a ball-like conductor.

SOLUTION: The height of a package 10 is constantly maintained on the mounting surface of the package 10, where a semiconductor chip 1 is mounted, abutting on a wiring board.

A plurality of spacers 11, constituted by a chip component consisting of a by-pass capacitor, etc., are attached. The application of the weight of the package itself to ball-like conductors 9 can be suppressed by the presence of the spacers 11.



Data supplied from the esp@cenet database - Worldwide

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平10-84011

(43)公開日 平成10年(1998)3月31日

(51)Int.Cl.⁶
H 01 L 21/60識別記号
3 1 1

府内整理番号

F I

H 01 L 21/60

技術表示箇所

3 1 1 Q

審査請求 未請求 請求項の数8 OL (全7頁)

(21)出願番号 特願平8-236014

(22)出願日 平成8年(1996)9月6日

(71)出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目6番地

(71)出願人 000233468

日立超エル・エス・アイ・エンジニアリング

株式会社

東京都国分寺市東恋ヶ窪三丁目1番地1

(72)発明者 松上 昌二

東京都小平市上水本町5丁目20番1号 日立超エル・エス・アイ・エンジニアリング

株式会社内

(74)代理人 弁理士 秋田 収喜

最終頁に続く

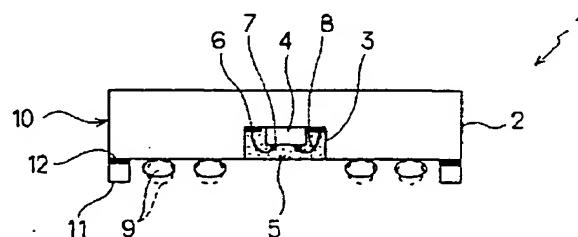
(54)【発明の名称】 半導体装置及びこの製造方法並びにその実装方法

(57).【要約】

【課題】 ボール状導体の変形を抑制して接続信頼性を向上することが可能な技術を提供する。

【解決手段】 半導体チップ1を搭載したパッケージ10の実装面に配線基板13に接してパッケージ10の高さを一定に保持する、バイパスコンデンサなどからなるチップ部品で構成された複数のスペーサ11を取り付け。これらスペーサ11の存在によりパッケージ10の自重がボール状導体9に加わるのが抑制される。

図2



【特許請求の範囲】

【請求項1】 半導体チップを搭載したパッケージの実装面に複数のボール状導体を取付け、これらボール状導体を介して配線基板に表面実装する半導体装置であって、前記パッケージの実装面に前記配線基板に接してパッケージの高さを一定に保持する複数のスペーサを取り付けたことを特徴とする半導体装置。

【請求項2】 前記スペーサの前記パッケージの実装面から配線基板までの高さ寸法は、前記ボール状導体の高さ寸法よりも小さいことを特徴とする請求項1に記載の半導体装置。

【請求項3】 前記スペーサはチップ部品から構成されることを特徴とする請求項1または2に記載の半導体装置。

【請求項4】 前記スペーサはパッケージに設けられた溝に取付けられたことを特徴とする請求項1乃至3のいずれか1項に記載の半導体装置。

【請求項5】 前記スペーサは前記ボール状導体の融点と同じか高い融点を有するろう材を介して前記パッケージに取付けられたことを特徴とする請求項1乃至4のいずれか1項に記載の半導体装置。

【請求項6】 一部に凹部を設けた絶縁材料からなるパッケージ基板を用意して前記凹部に半導体チップを搭載する工程と、前記凹部にその表面が前記パッケージ基板の表面とほぼ同一高さとなるように樹脂材料を充填する工程と、前記パッケージ基板の表面に前記半導体チップの電極と導通する複数のボール状導体を取付ける工程と、前記パッケージ基板の表面に前記ボール状導体よりも高さ寸法が小さい複数のスペーサを取り付ける工程とを含むことを特徴とする半導体装置の製造方法。

【請求項7】 前記複数のボール状導体を取付ける工程と前記複数のスペーサを取付ける工程とを、同時の工程で行うことの特徴とする請求項6に記載の半導体装置の製造方法。

【請求項8】 パッケージの実装面に複数のボール状導体とともにこれらボール状導体よりも高さ寸法が小さいスペーサを取り付けた半導体装置を、前記ボール状導体を介して配線基板上に配置した後、熱処理を施して前記スペーサによってパッケージの高さを一定に保持した状態で前記ボール状導体を溶融させることを特徴とする半導体装置の実装方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、半導体装置及びこの製造方法並びにその実装方法に関し、特に、パッケージの実装面に複数のボール状導体を取付けた半導体装置に適用して有効な技術に関する。

【0002】

【従来の技術】 半導体装置の代表として知られるLSIのパッケージの一例として、BGA (Ball Grid

Array) 構造が知られている。このBGAパッケージは、半導体チップを搭載した絶縁性基板の実装面に実装用電極として働く半田ボールなどの複数のボール状導体を取付けて、これらボール状導体を介して配線基板に表面実装するものである。

【0003】 このようなBGAパッケージを有するLSIによれば、絶縁性基板の全面（但し、半導体チップの搭載面を除く）を利用して複数のボール状導体を配置することができる。代表的なパッケージとして知られているQFP (Quad Flat Package) に比較して、高密度実装に優れているという利点を有している。従って、このLSIを配線基板に表面実装する場合には、QFPのように実装用リードをパッケージの外側に配置する必要がないので、余分の実装面積を占有することができない。

【0004】 このようなBGAパッケージ技術に関しては、例えば日経BP社発行、「日経エレクトロニクス」、1994年、2-14号、P59～P73に、あるいは同社発行、同誌、1994年、P111～P117に記載されている。

【0005】

【発明が解決しようとする課題】 ところで、このようなBGAパッケージを有するLSIでは、パッケージの実装面に取付けた複数のボール状導体がパッケージの自重により変形するという問題がある。

【0006】 すなわち、熱処理中のボール状導体は柔らかいので、配線基板に実装時にパッケージの自重が加わることによりその重みに耐えきれなくなって変形するようになる。パッケージは大型化されるにともなって、放熱フィンや熱拡散板などを備えるため、自重はますます大きくなっている。このため、複数のボール状導体において、部分的に接続不良が発生し易くなるので、実装後の接続信頼性が低下することになる。このようなボール状導体の変形は、より高密度実装が図られてパッケージのサイズが大きくなるほど著しくなる傾向にある。

【0007】 本発明の目的は、ボール状導体の変形を抑制して接続信頼性を向上することが可能な技術を提供することにある。

【0008】 本発明の前記ならびにその他の目的と新規な特徴は、本明細書の記述及び添付図面から明らかになるであろう。

【0009】

【課題を解決するための手段】 本願において開示される発明のうち、代表的なものの概要を簡単に説明すれば下記の通りである。

【0010】 (1) 本発明の半導体装置は、半導体チップを搭載したパッケージの実装面に複数のボール状導体を取付け、これらボール状導体を介して配線基板に表面実装する半導体装置であって、前記パッケージの実装面に前記配線基板に接してパッケージの高さを一定に保持

する複数のスペーサを取り付けている。

【0011】(2) 本発明の半導体装置の製造方法は、一部に凹部を設けた絶縁材料からなるパッケージ基板を用意して前記凹部に半導体チップを搭載する工程と、前記凹部にその表面が前記パッケージ基板の表面とほぼ同一高さとなるように樹脂材料を充填する工程と、前記パッケージ基板の表面に前記半導体チップの電極と導通する複数のボール状導体を取付ける工程と、前記パッケージ基板の表面に前記ボール状導体よりも高さ寸法が小さい複数のスペーサを取り付ける工程とを含んでいる。

【0012】(3) 本発明の半導体装置の実装方法は、パッケージの実装面に複数のボール状導体とともにこれらボール状導体よりも高さ寸法が小さいスペーサを取り付けた半導体装置を、前記ボール状導体を介して配線基板上に配置した後、熱処理を施して前記スペーサによってパッケージの高さを一定に保持した状態で前記ボール状導体を溶融させる。

【0013】上述した(1)の手段によれば、本発明の半導体装置は、半導体チップを搭載したパッケージの実装面に配線基板に接してパッケージの高さを一定に保持する複数のスペーサを取り付けているので、このスペーサの存在によりパッケージの自重がボール状導体に加わるのが抑制される。従って、ボール状導体の変形を抑制して接続信頼性を向上することが可能となる。

【0014】上述した(2)の手段によれば、本発明の半導体装置の製造方法は、まず、一部に凹部を設けた絶縁材料からなるパッケージ基板を用意して前記凹部に半導体チップを搭載した後、前記凹部にその表面が前記パッケージ基板の表面とほぼ同一高さとなるように樹脂材料を充填する。次に、パッケージ基板の表面に前記半導体チップの電極と導通する複数のボール状導体を取付ける。続いて、パッケージ基板の表面に前記ボール状導体よりも高さ寸法が小さい複数のスペーサを取り付ける。これによって、半導体チップを搭載したパッケージの実装面に配線基板に接してパッケージの高さを一定に保持する複数のスペーサを取り付けた半導体装置を製造することができる。従って、ボール状導体の変形を抑制して接続信頼性を向上することが可能となる。

【0015】上述した(3)の手段によれば、本発明の半導体装置の実装方法は、パッケージの実装面に複数のボール状導体とともにこれらボール状導体よりも高さ寸法が小さいスペーサを取り付けた半導体装置を用意して、前記ボール状導体を介して配線基板上に配置した後、熱処理を施して前記スペーサによってパッケージの高さを一定に保持した状態で前記ボール状導体を溶融させる。これによって、パッケージの実装面に複数のボール状導体とともにこれらボール状導体よりも高さ寸法が小さいスペーサを取り付けた半導体装置を配線基板に表面実装することができる。従って、ボール状導体の変形を抑制して接続信頼性を向上することが可能となる。

【0016】以下、本発明について、図面を参照して実施形態とともに詳細に説明する。

【0017】なお、実施形態を説明するための全図において、同一機能を有するものは同一符号を付け、その繰り返しの説明は省略する。

【0018】

【発明の実施の形態】

(実施形態1) 図1は本発明の実施形態1による配線基板を示す平面図で、図2は図1のA-A断面図、図3は図1の裏面図である。本実施形態1の半導体装置(LSI)1は、例えばBT樹脂、ガラスエポキシ樹脂などから構成され、一部に凹部3を設けた絶縁性基板(パッケージ基板)2の凹部3に半導体チップ4が搭載され、この凹部3にはその表面が絶縁性基板2の表面とほぼ同一高さとなるように例えばエポキシ樹脂などの樹脂材料が充填されて樹脂体5が形成されている。絶縁性基板2の凹部3には予め配線パターン6が形成されて、この配線パターン6と半導体チップ4のパッド電極7との間には例えば金線などからなるワイヤ8がボンディングされている。

【0019】絶縁性基板2の実装面には、例えばPb:40%とSn60%との成分比の半田(融点:約183°C)からなる複数のボール状導体9が取付けられている。これらボール状導体9は一例として直径が約700μmのものが用いられる。これらボール状導体9は実際の製品では数100個が取付けられるが、本実施形態では説明を簡単にするために限られた数の例で示している。絶縁性基板2、樹脂体5及びボール状導体9などによってパッケージ10が構成される。

【0020】絶縁性基板2の実装面のボール状導体9が取付けられていない領域には、例えば4隅の領域には各々LSIに組み込まれる例えばバイパスコンデンサからなるチップ部品を用いて構成したスペーサ11が半田層12を介して取付けられている。これらスペーサ11の高さ寸法はボール状導体9の高さ寸法(直径)よりも小さなものが用いられる、一例として約400~500μmのものが用いられる。これらスペーサ11は、LSIを配線基板に表面実装した場合、配線基板に接してパッケージ10の高さを一定に保持するように働く。

【0021】これらスペーサ11は、後述するように、ボール状導体9を取付ける際に同時に、あるいは別の工程で取り付けられる。スペーサ11をボール状導体9と同時に取付ける際には、半田層12はボール状導体9と同じ融点を有する成分比の半田材料が用いられる。一方、スペーサ11をボール状導体9と別の工程で取付ける際には、半田層12はボール状導体9よりも高い融点を有する成分比の半田材料例えばPb:90%とSn10%との成分比の半田(融点:約227°C)が用いられる。

【0022】図2において、破線で示したボール状導体

9は溶融前の形状を示し、実線で示したボール状導体9は溶融して変形した後の形状を示している。溶融前のボール状導体9の高さ寸法は、前述のようにスペーサ11の高さ寸法よりも大きく設定されている。

【0023】次に、図面を参照して、本実施形態1による半導体装置の製造方法を工程順に説明する。

【0024】まず、図4に示すように、一部に凹部3を設けた例えはBT樹脂、ガラスエポキシ樹脂などから構成された絶縁性基板(パッケージ基板)2を用意する。凹部3の底面には予め配線パターン6が形成されている。この絶縁性基板2は、例え複数枚のシート状材料が積層されて一体化されたものが用いられている。

【0025】次に、図5に示すように、絶縁性基板2の凹部3に接着剤を介して半導体チップ4を搭載した後、この半導体チップ4のパッド電極7と配線パターン6との間に例えは金線などからなるワイヤ8をボンディングする。

【0026】続いて、図6に示すように、例えはエポキシ樹脂材料を用いて、例えはボッティング法によって、絶縁性基板2の凹部3に絶縁性基板2の表面とほぼ同一高さとなるように充填して、樹脂体5を形成する。

【0027】次に、図7に示すように、絶縁性基板2の実装面に、例えはPb:40%とSn60%との成分比の半田(融点:約183°C)からなる複数のボール状導体9を配置するとともに、絶縁性基板2の実装面の4隅に例えはバイパスコンデンサからなるチップ部品から構成されたスペーサ11を配置する。これらスペーサ11を配置する位置には予め、複数のボール状導体9と同じ成分比の半田層12を印刷法などによって形成しておく。続いて、このようにボール状導体9及びスペーサ11を配置した状態で、パッケージ10をリフロー炉内を通過させてボール状導体9及び半田層12の融点(約183°C)以上で熱処理を行って、ボール状導体9及び半田層12を同時に溶融させることにより、複数のボール状導体9及びスペーサ11を図3に示したように取付ける。この段階では、まだ大きな変形は起きない。

【0028】あるいは、図8に示すように、まずボール状導体9よりも融点の高い成分比の半田材料、例えはPb:90%とSn10%との成分比の半田(融点:約227°C)からなる半田層12を介して複数のスペーサ11を取付けた後に、図9に示すように、半田層12よりも融点の低い複数のボール状導体9を取付けるようにしても良い。

【0029】以上のような一連の各工程を経ることにより、図1乃至図3に示したような半導体装置1を製造することができる。

【0030】このようにして得られた半導体装置1を、図10に示したように、配線基板13に表面実装する。

【0031】配線基板13はパッケージ10の絶縁性基板2と同様に、BT樹脂、ガラスエポキシ樹脂などから

構成され、この表面には複数のボール状導体9に対応した配線パターン14が形成されている。

【0032】まず、図1乃至図3の半導体装置1を用意して、このパッケージ10の実装面の複数のボール状導体9を介して配線基板13上に配置する。このとき、複数のスペーサ11の高さ寸法は各ボール状導体9の高さ寸法よりも小さく設定されているので、各スペーサ11の下端は配線基板13に接していない。

【0033】次に、パッケージ10をリフロー炉内を通過させてボール状導体9の融点(約183°C)以上で熱処理を行って、ボール状導体9を溶融させることにより、複数のボール状導体9を対応して配線パターン14に接続する。このとき、各ボール状導体9が溶融することにより、各ボール状導体9は変形してその直径(高さ寸法)が小さくなる。

【0034】そして、その高さ寸法が各スペーサ11の高さ寸法と同じになると、各スペーサ11の下端が配線基板13に接することになり、以後、小さくならない。

パッケージ10は各スペーサ11の存在により一定の寸法の高さに保持される。従って、パッケージ10の自重はボール状導体9に加わらないので、各ボール状導体9の変形は抑制される。すなわち、少なくとも各ボール状導体9が溶融してこの高さ寸法が各スペーサ11の高さ寸法まで変形した以後は、各ボール状導体9にパッケージ10の自重は加わらない。

【0035】以上のような実施形態1による半導体装置によれば次のような効果が得られる。

【0036】(1) 半導体チップ1を搭載したパッケージ10の実装面に配線基板13に接してパッケージ10の高さを一定に保持する複数のスペーサ11を取り付けているので、ボール状導体の変形を抑制して接続信頼性を向上することが可能となる。

【0037】(2) 複数のスペーサ11として、半導体装置に組み込まれるチップ部品を利用すれば、余分の部品を用いる必要がない。

【0038】(実施形態2) 図11は本発明の実施形態2による半導体装置を示す裏面図で、複数のスペーサ11をパッケージ10の実装面の3つの領域に取付けた例を示すものである。このように、最低限で3つのスペーサ11を取付ければパッケージ10の高さを一定に保持することができるの、本実施形態2によっても実施形態1と同様な効果を得ることができる。

【0039】(実施形態3) 図12は本発明の実施形態3による半導体装置を示す裏面図で、複数のスペーサ11をパッケージ10の実装面の各ボール状導体9の内側で、かつ凹部3の周辺の4隅の領域に取付けた例を示すものである。

【0040】このような本実施形態3によっても、各スペーサ11によってパッケージ10の高さを一定に保持することができるので、実施形態1と同様な効果を得る

ことができる。

【0041】(実施形態4) 図13は本発明の実施形態4による半導体装置を示す裏面図で、パッケージ10の実装面に複数の溝15を設けて、これらの溝15に各スペーサ11を取付けた例を示すものである。

【0042】各溝15は周知の切削加工技術を利用することによって、容易に形成することができる。各スペーサ11は半田層12あるいは接着剤を介して取付けるようとする。この場合でも、各スペーサ11のパッケージ10の実装面から配線基板13までの高さ寸法は、ボール状導体9の高さ寸法よりも小さくなるように設定しておく。

【0043】このような本実施形態4によても、各スペーサ11によってパッケージ10の高さを一定に保持することができるので、実施形態1と同様な効果を得ることができる。

【0044】(実施形態5) 図14は本発明の実施形態5による半導体装置を示す断面図で、半導体チップ1をワイヤボンディングを不要となして、フリップチップ方式でパッケージ10に搭載した例を示すものである。

【0045】このような本実施形態5によても、半導体チップ1のボンディング方式が異なるだけで、各スペーサ11によってパッケージ10の高さを一定に保持することができるので、実施形態1と同様な効果を得ることができる。

【0046】以上、本発明者によってなされた発明を、前記実施形態に基づき具体的に説明したが、本発明は、前記実施形態に限定されるものではなく、その要旨を逸脱しない範囲において種々変更可能であることは勿論である。

【0047】例えば、前記実施形態ではスペーサとしてチップ部品を利用した例で説明したが、これに限らずスペーサそのものだけの機能を有する部品を用いることができる。この場合、スペーサの材料は絶縁体でも導電体でも良い。

【0048】また、前記実施形態で示した各ボール状導体あるいはスペーサを取り付けるための半田成分は一例を示したものであり、これらの例に限らずに目的、用途などに応じて他の成分比を選ぶことができる。さらに、これらの材料はPbとSnとの合金に限らず、低融点ろう材として使用可能なものであれば他の成分の材料を用いるようにしても良い。

【0049】さらに、スペーサとしてチップ部品を利用する場合は、コンデンサに限らずに、抵抗あるいはインダクタも同様に利用することができる。

【0050】さらにまた、高さ寸法あるいは形状の異なる数種類のスペーサを用意しておくことにより、いかなる用途にも対応することができる。

【0051】以上の説明では主として本発明者によって

なされた発明をその背景となった利用分野であるLSIに適用した場合について説明したが、それに限定されるものではない。本発明は、少なくとも回路部品を一定の高さを保持して配線基板に実装することを条件とするものには適用できる。

【0052】

【発明の効果】本願において開示される発明のうち代表的なものによって得られる効果を簡単に説明すれば、下記の通りである。

10 【0053】半導体チップを搭載したパッケージの実装面に配線基板に接してパッケージの高さを一定に保持する複数のスペーサを取り付けているので、ボール状導体の変形を抑制して接続信頼性を向上することが可能となる。

【図面の簡単な説明】

【図1】本発明の実施形態1による半導体装置を示す平面図である。

【図2】図1のA-A断面図である。

【図3】本発明の実施形態1による半導体装置の裏面図である。

【図4】本発明の実施形態1による半導体装置の製造方法の一工程を示す断面図である。

【図5】本発明の実施形態1による半導体装置の製造方法の他の工程を示す断面図である。

【図6】本発明の実施形態1による半導体装置の製造方法のその他の工程を示す断面図である。

【図7】本発明の実施形態1による半導体装置の製造方法のその他の工程を示す断面図である。

30 【図8】本発明の実施形態1による半導体装置の製造方法のその他の工程を示す断面図である。

【図9】本発明の実施形態1による半導体装置の製造方法のその他の工程を示す断面図である。

【図10】本発明の実施形態1による半導体装置の実装構造を示す断面図である。

【図11】本発明の実施形態2による半導体装置を示す裏面図である。

【図12】本発明の実施形態3による半導体装置を示す裏面図である。

40 【図13】本発明の実施形態4による半導体装置を示す断面図である。

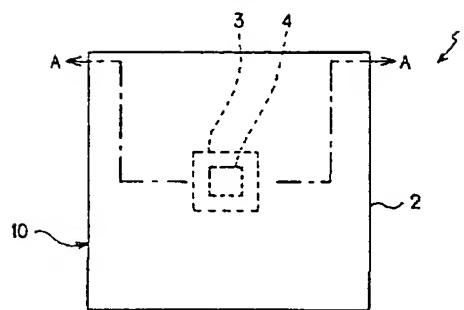
【図14】本発明の実施形態5による半導体装置を示す断面図である。

【符号の説明】

1…半導体装置、2…絶縁性基板、3…凹部、4…半導体チップ、5…樹脂体、6、14…配線パターン、7…パッド電極、8…ボンディングワイヤ、9…ボール状導体、10…パッケージ、11…スペーサ、12…半田層、13…配線基板、15…溝。

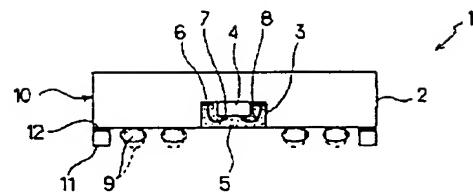
【図1】

図1



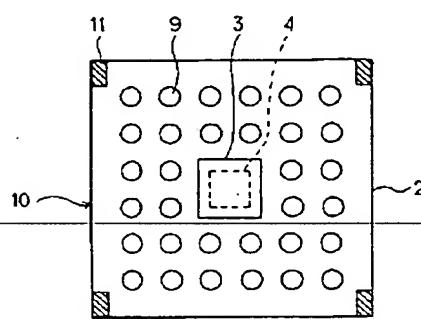
【図2】

図2



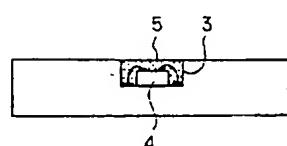
【図3】

図3



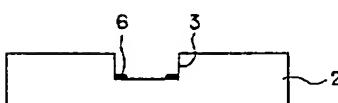
【図6】

図6



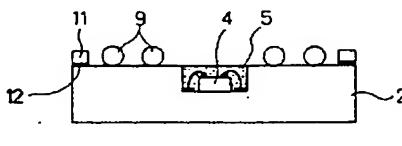
【図4】

図4



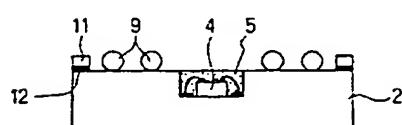
【図7】

図7



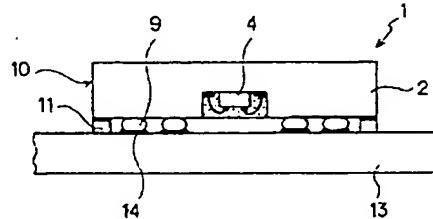
【図9】

図9



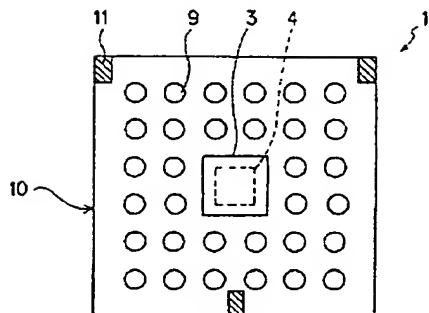
【図10】

図10



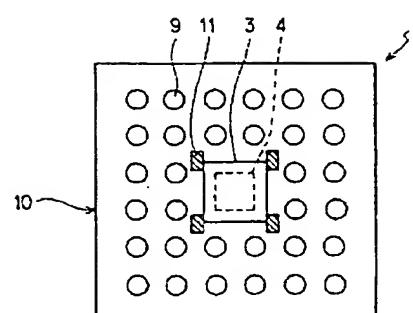
[図11]

図11



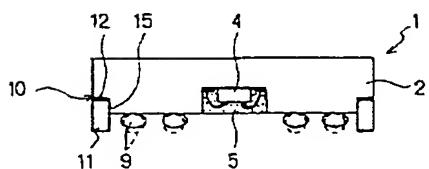
[図12]

図12



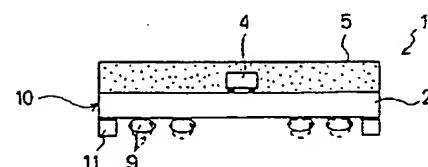
[図13]

図13



[図14]

図14



フロントページの続き

(72)発明者 坪井 敏宏

東京都小平市上水本町5丁目20番1号 日立超エル・エス・アイ・エンジニアリング株式会社内

(72)発明者 尾▲崎▼ 弘

東京都小平市上水本町5丁目20番1号 日立超エル・エス・アイ・エンジニアリング株式会社内

(72)発明者 小熊 広志

東京都小平市上水本町5丁目20番1号 日立超エル・エス・アイ・エンジニアリング株式会社内

(72)発明者 白井 優之

東京都青梅市今井2326番地 株式会社日立製作所デバイス開発センタ内

(72)発明者 松永 俊博

東京都青梅市今井2326番地 株式会社日立製作所デバイス開発センタ内

(72)発明者 堤 安己

東京都青梅市今井2326番地 株式会社日立製作所デバイス開発センタ内

BEST AVAILABLE COPY